

AVIS DE SOUTENANCE DE THESE DE DOCTORAT

Le **20-09-2017**

A **9h30**

Amphi C001 E001

Ecole des Mines de Saint-Etienne

880 Route de Mimet

F-13541 Gardanne

Soutiendra en vue de l'obtention du titre de Docteur de l'Ecole Nationale Supérieure des Mines de Saint-Etienne dans la spécialité : GENIE INDUSTRIEL

Rezvan

SADEGHI

Une thèse ayant pour sujet :

Cohérence des décisions d'ordonnancement en fabrication de semi-conducteurs

MEMBRES DU JURY :

Président

(Le président est désigné le jour de la soutenance)

Rapporteurs :

AMODEO	Lionel	Professeur	Université de Troyes (UTT)
JUSSIEN-GUERET	Christelle	Professeur	Université d'Angers, IUT

Examineurs :

MOENCH	Lars	Professeur	Université de Hagen
ABSI	Nabil	maître de recherche	Mines de Saint-Etienne CMP
PINATON	Jacques	Manager	STMicroelectronics Rousset
DAUZERE-PERES	Stéphane	Professeur	Mines de Saint-Etienne CMP
YUGMA	Claude	maître de recherche	Mines de Saint-Etienne CMP

Thèse préparée dans le centre CMP-GC à l'Ecole Nationale Supérieure des Mines de Saint-Etienne.

Travail co-encadré par : Dauzere-Peres
YUGMA

Stéphane
Claude

Destinataires : DRI, Accueil, SCIDEM, Centre,
D.CORTIAL « Le Progrès », 24 rue de la robotique – 42000 Saint-Etienne

Direction Recherche et Innovation

158, Cours Fauriel

CS62362 - 42023 Saint-Etienne cedex 2 - Tél : 04 77 49 97 10

Page 1 - 1

Résumé de la thèse de Rezvan SADEGHI

Le niveau opérationnel en fabrication de semi-conducteurs peut être divisé en un niveau global et un niveau local.

Le niveau global est associé aux décisions d'ordonnancement de l'ensemble de l'unité de fabrication (fab), tandis que le niveau local s'occupe de l'ordonnancement dans chaque atelier.

Dans cette thèse, nous proposons un cadre général à deux niveaux qui vise à contrôler les décisions prises au niveau local.

Le niveau supérieur comprend les objectifs globaux, les informations globales et une stratégie globale, au cœur de ce cadre, qui vise à contrôler les politiques.

L'idée est de gérer périodiquement la stratégie globale, pour guider le processus de production vers la réalisation des objectifs globaux et assurer ainsi une cohérence entre les décisions prises aux niveaux global et local.

Afin d'évaluer la performance du cadre proposé, nous avons développé un modèle de simulation générique pour les systèmes de fabrication de semi-conducteurs.

Le modèle de simulation, développé avec le logiciel AnyLogic, est une combinaison de méthodes de simulation multi-agents et de simulation à événements discrets.

Un ensemble d'expérimentations sur des instances industrielles sont présentées et discutées.

En outre, cette thèse traite de la gestion des contraintes de temps. Une contrainte de temps correspond à un temps maximal qu'un lot ne doit pas dépasser entre deux étapes du processus de fabrication.

Nous proposons une approche qui estime la probabilité de satisfaire une contrainte de temps avant de démarrer la première étape de la contrainte. Cette approche a été mise en œuvre et validée sur des données industrielles.