

AVIS DE SOUTENANCE DE THESE DE DOCTORAT

Le **15-12-2016**

A **14:00** Amphi

Mines Saint-Etienne

880 Route de Mimet

13541 Gardanne

Soutiendra en vue de l'obtention du titre de Docteur de l'Ecole Nationale Supérieure des Mines de Saint-Etienne dans la spécialité : MICROELECTRONIQUE

Clément

CHAMPEIX

Une thèse ayant pour sujet :

Durcissement de circuits intégrés sécurisés face à des injections de fautes laser pulsées courtes

MEMBRES DU JURY :

Président

(Le président est désigné le jour de la soutenance)

Rapporteurs :

Di Natale	Giorgio	Directeur de recherche	LIRMM
Guilley	Sylvain	Professeur	Telecom ParisTech

Examineurs :

Portal	Jean-Michel	Professeur	IM2NP
Fischer	Viktor	Professeur	Université Jean Monnet
Pouget	Vincent	Chargé de recherche	Ins. d'Electronique et des systèmes
Robisson	Bruno	Ingénieur de recherche	CEA
Dutertre	Jean-Max	Maitre assistant	Mines Saint-Etienne
Lisart	Mathieu	Ingénieur	STMicroelectronics

Thèse préparée dans le centre CMP-GC à l'Ecole Nationale Supérieure des Mines de Saint-Etienne.

Travail co-encadré par : ROBISSON Bruno

DUTERTRE Jean-Max

LISART Mathieu

Destinataires : DR, Accueil, SCIDEM, DREC, Centre,
D.CORTIAL « Le Progrès », 24 rue de la robotique – 42000 Saint-Etienne

Direction Recherche et Innovation

158, Cours Fauriel

CS62362 - 42023 Saint-Etienne cedex 2 - Tél : 04 77 49 97 10

Page 1 - 1

Résumé :

Cette thèse est dédiée à l'étude des phénomènes physiques engendrés par l'injection de fautes laser pulsés de l'ordre de la picoseconde sur des circuits intégrés.

La modélisation de ces phénomènes permet une meilleure compréhension des effets du laser pulsé et a permis de définir des stratégies de durcissement de circuits sécurisés.

Deux parties pourront alors se distinguer : le durcissement de portes logiques et l'élaboration de détecteurs laser.

Le durcissement de portes logiques porte sur le positionnement de transistors d'une cellule mémoire à bascule et l'ajout d'éléments buffers pour contrer les effets des lasers pulsés courts.

Également, une mise en évidence de la déconnexion des substrats et/ou des sources des transistors bloqués est évaluée pour atténuer les effets photoélectriques et bipolaires.

La dernière partie traite de circuits intégrés pour détecter des courants dans les substrats des transistors.

Plusieurs expérimentations sur silicium viennent valider toutes les hypothèses et techniques de durcissement.

Clément CHAMPEIX